

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-024085

(43)Date of publication of application : 26.01.2001

(51)Int.Cl.

H01L 23/12

(21)Application number : 11-197285

(71)Applicant : NEC CORP

(22)Date of filing : 12.07.1999

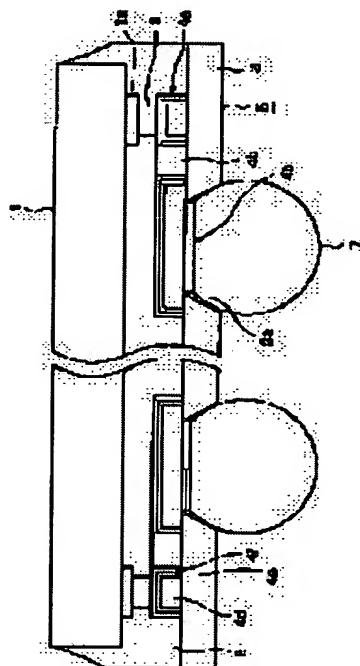
(72)Inventor : KIMURA TAKEHIRO
ISOZAKI SEIYA

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a further miniaturized chip-size package semiconductor device which can be manufactured with finer terminal pitches than those of a conventional device and a thinner thickness and a semiconductor device which can be easily inspected.

SOLUTION: This semiconductor device is constituted by a semiconductor chip 1 having a plurality of chip pads 1a on one side; a film substrate 5 which has through holes 3a having a tapered cross section of which diameter is reduced towards a connection surface opposed to the chip pads 1a provided in a transparent insulating film 3 in a desired arrangement, and is obtained by depositing a plurality of BGA pads 4c at positions corresponding to the through holes 3a in the connection surface, depositing substrate pads 4a at positions corresponding to the chip pads 1a of the semiconductor chip 1, and depositing wiring portions 4b for electrically connecting the substrate pads 4a and the BGA pads 4c directly on the connection surface; bumps 2 interposed between the corresponding chip pads 1a and substrate pads 4a for bonding them; and solder balls 7 bonded on the backside of the BGA pads 4a from the other side of the substrate 5.



LEGAL STATUS

[Date of request for examination] 15.06.2000

[Date of sending the examiner's decision of rejection] 24.09.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-24085
(P2001-24085A)

(43) 公開日 平成13年1月26日 (2001.1.26)

(51) Int.Cl.⁷

H 0 1 L 23/12

識別記号

F I

H 0 1 L 23/12

テマコード* (参考)

L

審査請求 有 請求項の数 11 O L (全 10 頁)

(21) 出願番号 特願平11-197285

(22) 出願日 平成11年7月12日 (1999.7.12)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 木村 雄大

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 磯崎 誠也

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100097157

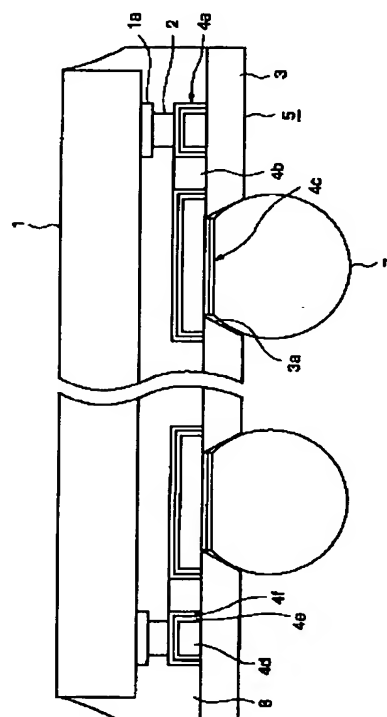
弁理士 桂木 雄二

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】従来のものより細かな端子ピッチでまた薄型化して製造可能で、一段と小形化されたチップサイズパッケージの半導体装置、及び製造検査が簡単な半導体装置を提供する。

【解決手段】片面に複数のチップパッド(1a)を有した半導体チップ(1)と、透明な絶縁体フィルム(3)に前記チップパッド(1a)と対面する接続面に向かって縮径していて断面がテーパ状の貫通孔(3a)を所望の配列で設け、前記接続面の前記貫通孔(3a)に対応する位置には複数のBGAパッド(4c)を、前記半導体チップ(1)のチップパッド(1a)と対応する位置には前記接続面に基板パッド(4a)を、更に前記基板パッド(4a)と前記BGAパッド(4c)とを電気接続する配線部(4b)をそれぞれ前記接続面に直接被着させて形成してなるフィルム基板(5)と、個々の前記チップパッド(1a)と前記基板パッド(4a)の対応するもの同士の間介在して両者を接合するバンプ(2)と、前記基板(5)の他方面側から前記BGAパッド(4a)の裏面に接合されたはんだボール(7)とで構成半導体装置を構成する。



【特許請求の範囲】

【請求項 1】 片面に複数のチップパッド(1a)を有した半導体チップ(1)と、絶縁体フィルム(3)に前記チップパッド(1a)と対面する接続面に向かって縮径していて断面がテーパ状の貫通孔(3a)を所望の配列で設け、前記接続面の前記貫通孔(3a)に対応する位置には複数の BGA パッド(4c)を、前記半導体チップ(1)のチップパッド(1a)と対応する位置には前記接続面に基板パッド(4a)を、更に前記基板パッド(4a)と前記 BGA パッド(4c)とを電気接続する配線部(4b)をそれぞれ前記接続面に直接被着させて形成してなるフィルム基板(5)と、個々の前記チップパッド(1a)と前記基板パッド(4a)の対応するもの同士の間を介在して両者を接合するバンパ(2)と、前記基板(5)の他方面側から前記 BGA パッド(4a)の裏面に接合されたはんだボール(7)とで構成された半導体装置。

【請求項 2】 片面に複数のチップパッド(1a)を有した半導体チップ(1)と、透明な絶縁体フィルム(3)に貫通孔(3a)を所望の配列で設け、前記接続面の前記貫通孔(3a)に対応する位置には複数の BGA パッド(4c)を、前記半導体チップ(1)のチップパッド(1a)と対応する位置には前記接続面に基板パッド(4a)を、更に前記基板パッド(4a)と前記 BGA パッド(4c)とを電気接続する配線部(4b)をそれぞれ前記接続面に直接被着させて形成してなるフィルム基板(5)と、個々の前記チップパッド(1a)と前記基板パッド(4a)の対応するもの同士の間を介在して両者を接合するバンパ(2)と、前記基板(5)の他方面側から前記 BGA パッド(4a)の裏面に接合されたはんだボール(7)とで構成された半導体装置。

【請求項 3】 前記バンパ(2)が Au 材でなるか若しくは Ni/Au 又は Au メッキ処理が施されており、前記基板パッド(4a)が Au 材でなるか若しくは Ni/Au 又は Au メッキ処理が施されていることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】 前記バンパ(2)及び前記基板パッド(4a)の一方若しくは両方の接続面上の有機系不純物がプラズマ照射工程によるクリーニング処理によって除去された後にフリップチップ接続されていることを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】 前記貫通孔(3a)のテーパ部接続面側の先端鋭角部の縦断面角度を 60°以下にした請求項 1 に記載の半導体装置。

【請求項 6】 前記バンパ(2)が Au 材でなるか若しくは Ni/Au 又は Au メッキ処理が施されており、前記基板パッド(4a)が Au 材でなるか若しくは Ni/Au 又は Au メッキ処理が施されていることを特徴とする請求項 5 に記載の半導体装置。

【請求項 7】 前記バンパ(2)及び前記基板パッド(4a)の一方若しくは両方の接続面上の有機系不純物をプラズマ照射工程によるクリーニング処理によって除去した後にフリップチップ接続されていることを特徴とする請求

項 6 に記載の半導体装置。

【請求項 8】 BGA パッド(4c)の裏面側にメッキ処理が施されていることを特徴とする請求項 1～7 のいずれか 1 項に記載の半導体装置。

【請求項 9】 前記半導体チップ(1)と前記フィルム基板(5)の間の空間部に封止樹脂(6)を充填したことを特徴とする請求項 1～8 のいずれか 1 項に記載の半導体装置。

【請求項 10】 前記封止樹脂にフィラー(8)を混入させたことを特徴とする請求項 9 に記載の半導体装置。

【請求項 11】 前記フィラー(8)が金属体であることを特徴とする請求項 10 に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、外部接続用端子の形成にフリップチップ方式を用いて製造される半導体装置に関する。

【0002】

【従来の技術】従来、半導体チップを基板にフリップチップ接続する場合、半導体チップの電極パッド上に突起状のバンパを形成し、そのバンパを基板上の電極パッドに位置合わせして、加熱しながら加圧し接続する方法が用いられている。このような従来の半導体装置の一例には、例えば特開平 8-279571 号に開示されているものがある。

【0003】この種の半導体装置は、図 9 に示すように基板(15)の上に接合用の金属バンパ(9)を介して半導体(チップ)(1)が取付けられている。基板素材としては、一般にセラミックやガラスエポキシ或いはプラスチックフィルムが用いられる。

【0004】図 9 の半導体装置では、可撓性を有したプラスチックフィルムの基板(以下では、フレキシブル基板とも記載する)は薄いプラスチックフィルム(10)の表面に接着剤層(10a)を介して金属薄板が被着されており、半導体装置を構成するためにこの金属薄板をエッチング加工により所望形状に残すことで図では上側となる上側配線層にはパッド(11)、配線(12)が、また下側の下面配線層には BGA パッド(14)が形成されており、更にこれらを電気接続するためにスルーホール(13)が設けられた構造になっている。

【0005】この基板には、半導体チップがそのパッドを基板側の対応するパッドに位置を合わせて、例えばスズ或いはハンダ等の接合用の金属バンパ(9)を介して熱圧着される。例えば金属バンパにスズを用いた場合であれば、接合時には一つのバンパ当たり 75～100g の力を加えて接合部温度を 350℃に 10 秒保つ。

【0006】また、外部接続用端子には前記 BGA パッド(14)にはんだボール(7)が接合されている。そして、前記半導体チップ(1)と基板(15)との間の空隙には両者の接続を補強すると同時に半導体チップ(1)の表面を保

護する目的で封止樹脂(6)が充填されている。

【0007】樹脂充填工程では、気泡が混入しないように細心の注意が払われる。これは、完成した半導体装置をプリント基板上にリフロー装置によりハンダ付け実装する際には半導体装置が加熱され高温になるため、もしボイド(気泡混入部)があると内部の空気が膨張して気泡が破裂し半導体装置が損傷を受けてしまうためである。これを防止するために、樹脂充填工程では10分間程度の真空引きによる脱泡作業を行って充填樹脂内部の気泡を取り去っている。

【0008】ところで、上述した従来の半導体装置においては、半導体チップの電極部(チップパッド)と基板パッド間の接合は熱圧着により行われているが、製造過程における温度条件が半導体装置の信頼性に悪影響を与える場合があった。すなわち、フリップチップ接続時の温度が低い場合にはチップと基板間の接続部の接合が充分でなく信頼性が低下してしまうが、反対に高い場合には半導体チップを劣化させる虞がある。

【0009】基板にガラスエポキシ基板を用いた場合には、耐熱温度が低いため、半導体チップとの接続のためのパンプには比較的低温で接合できる材料、例えばはんだを用いたのはんだパンプ等を選択せざるを得なかった。しかしはんだパンプを用いるのでショートが発生しやすいという難点があり、対策のためにパッド同士を一定以上の間隔を確保して配置しなければならず、ファインピッチ化ができないとの問題がある。

【0010】この点に対応するために耐熱性に優れた例えばポリイミド製のプラスチックフィルムが基板に用いられている。然しながら、図9に例示した如きフィルム基板を用いた従来の半導体装置は、基板部に接着剤層(10a)を含むため、耐熱性が充分なものではなかった。従って、フリップチップ接続時の温度を低く設定しなければならず、信頼性を確保するためには接続部に使用可能な金属はスズ(融点; 約232℃)等に制限されてしまう。また、同じく接着剤層(10a)を含むことに起因して、熱圧着時に高い圧力をかけると接合部の沈みこみが生じてこれが接続の信頼性を低下させる原因となっていた。

【0011】その他構造上の問題点として、端子部構造がスルーホール部を含み複雑であるため半導体装置が高コストになってしまうという問題があった。

【0012】また、上述した如き半導体装置は、製造品質管理のために各種検査が行われ規格を満たしたものと規格を満たしたものと同時製造のロットのみが出荷される。半導体装置としての電気特性の検査が実施されることは勿論であるが、これ以外に物理的な検査も行われている。

【0013】例えば、前述した充填樹脂内への空気混入は基板と配線層の境界部は微細な段差となることから完全に防止することは容易ではなく、規格外のものを発見

・排除するために超音波を利用したSAT装置を用いてボイドが無いことの確認検査が全数あるいは抜き取りで行われている。

【0014】従って、製品検査の観点からは、フリップチップ接続部の接合状態の良否は電気的試験等の間接的な方法でしか確認することができず検査に多くの時間を要している。同様に封止樹脂による封止状態の良否(ボイドの有無)は超音波による等の大規模な検査装置を用いなくては確認することができず、より簡単な検査方法が求められていた。

【0015】

【発明が解決しようとする課題】本発明の目的は、チップサイズパッケージの半導体装置における上述のような幾つかの問題点を解決した、信頼性のより高い半導体装置を提供すること、また、より細かな端子ピッチで製造可能で一段と小形化でき(ファインピッチ化)る半導体装置、製造検査が簡単な半導体装置を提供することである。

【0016】

20 【課題を解決するための手段】課題解決のため本発明では半導体装置を、片面に複数のチップパッド(1a)を有した半導体チップ(1)と、絶縁体フィルム(3)に前記チップパッド(1a)と対面する接続面に向かって縮径していて断面がテーパ状の貫通孔(3a)を所望の配列で設け、前記接続面の前記貫通孔(3a)に対応する位置には複数のBGAパッド(4c)を、前記半導体チップ(1)のチップパッド(1a)に対応する位置には前記接続面に基板パッド(4a)を、更に前記基板パッド(4a)と前記BGAパッド(4c)とを電気接続する配線部(4b)をそれぞれ前記接続面に直接被着させて形成してなるフィルム基板(5)と、個々の前記チップパッド(1a)と前記基板パッド(4a)の対応するもの同士の間に介在して両者を接合するパンプ(2)と、前記基板(5)の他方面側から前記BGAパッド(4a)の裏面に接合されたはんだボール(7)とで構成する。この構造により、貫通孔のテーパ部が適切にはんだボールを収容しBGAパッドに確実に接続させ、また小径のはんだボールが使用できてより細かな端子ピッチで一段と小形化された半導体装置が得られる。

40 【0017】或いは、半導体装置を片面に複数のチップパッド(1a)を有した半導体チップ(1)と、透明な絶縁体フィルム(3)に貫通孔(3a)を所望の配列で設け、前記接続面の前記貫通孔(3a)に対応する位置には複数のBGAパッド(4c)を、前記半導体チップ(1)のチップパッド(1a)に対応する位置には前記接続面には基板パッド(4a)を、更に前記基板パッド(4a)と前記BGAパッド(4c)とを電気接続する配線部(4b)をそれぞれ前記接続面に直接被着させて形成してなるフィルム基板(5)と、個々の前記チップパッド(1a)と前記基板パッド(4a)の対応するもの同士の間に介在して両者を接合するパンプ(2)と、前記基板(5)の他方面側から前記BGAパッド(4a)の裏面

に接合されたはんだボール(7)とで構成とにより構成する。この構成によれば、装置内部の状態を裏面側からフィルム基板をとおして光学的に確認できるため半導体装置の製造検査が簡単に行える。

【0018】更に、前記パンプがAu材でなるか若しくはNi/Au又はAuメッキ処理を施され、前記基板パッドがAu材でなるか若しくはNi/Au又はAuメッキ処理が施された構成として接続の信頼性を高めた構成としても良い。また前記パンプおよび/または前記基板パッドの接続面上の有機系不純物をプラズマ照射工程によるクリーニング処理によって除去した後にフリップチップ接続したものは接続強度が一段と上がり高信頼性となる。

【0019】前記テーパ状の貫通孔のテーパ部接続面側の先端鋭角部の縦断面部角度を60°以下にすることで、確実なはんだボール形成が行え、信頼性が向上する。この構造においても、前記パンプがAu材でなるか若しくはNi/Au又はAuメッキ処理を施され、前記基板パッドがAu材でなるか若しくはNi/Au又はAuメッキ処理が施された構成としても良く、接続の信頼性が高まる。更に前記パンプおよび/または前記基板パッドの接続面上の有機系不純物がプラズマ照射工程によるクリーニング処理によって除去された後にフリップチップ接続することにより接続強度を一段と上げることができる。

【0020】また、前記BGAパッドの裏面側にメッキ処理を施しても良く、はんだボールの形成が容易になる。前記半導体チップと前記フィルム基板の間の空間部に封止樹脂を充填し、両者の接続補強と半導体チップ表面の保護を図るようにしても良い。前記封止樹脂にフィラーを混入させて耐熱性を向上させた構成としても良く、フィラーを金属体とし電磁波遮蔽効果を付加しても良い。

【0021】

【発明の実施の形態】〔実施例〕以下、実施例を挙げ図面を用いて本発明につき詳細に説明する。

【0022】図1は本発明の一実施例の半導体装置を示す断面図であり、図2(a)及び(b)はこの半導体装置を裏面(基板取付側)からみた拡大して示す平面図の一部を示している。また、図3から図7はこの半導体装置製造過程を説明する断面図である。実施例の半導体装置は、半導体チップと基板とをフリップチップ接続させた構造であって、片面に複数のパッド(1a)を有した半導体チップ(1)と、基板パッド(4a)を有したフィルム基板(5)と、更に両者を接続しているAu(金)を素材とするパンプ(2)と、前記半導体チップ(1)とフィルム基板(5)との間にできる空隙に充填された封止樹脂(6)と、外部接続用端子であるはんだボール(7)により構成されている。

【0023】絶縁体基板としてのフィルム基板(5)は、

十分に薄く透明性を備えた(無色でなくとも良い)ポリイミドのフィルム主体に形成されていて、基板パッド(4a)、配線(4b)、BGAパッド(4c)からなる配線層と、フィルム基材としてのポリイミドフィルム(3)とにより構成されている。すなわち、ポリイミドフィルム(3)の半導体チップ(1)が係合固定される側の片方面(接続面)上には半導体チップ(1)の所定位置に配置されたチップパッド(1a)に個々に対応する位置に基板パッド(4a)が接続面に直接に被着させて形成されている。

【0024】また、ポリイミドフィルム(3)には、半導体装置の外部端子位置に相当する所定の配列にて前記接続面に向かって縮径して断面がテーパ状になった貫通孔(3a)が形成されているとともに、これに対応して接続面上には各貫通孔(3a)のそれぞれに一致する位置に複数のBGAパッド(4c)が接続面に直接に被着させて形成されている。更にはこのBGAパッド(4c)と前記基板パッド(4a)とを(また、必要に応じてはBGAパッド同士を)電氣的に接続する配線部(4b)も接続面に直接に被着させて形成されている。

【0025】なお、実際には上述の基板パッド(4a)とBGAパッド(4c)及び配線部(4b)はエッチング等により一体に同時に作られる。このように、実施例における有孔のフィルム基板(5)はポリイミドの絶縁体フィルム(3)と配線層(基板パッド:4a、BGAパッド:4c、配線部:4b)の2層から構成されている。

【0026】上述したポリイミドフィルム(3)の透明度は半導体装置として組み上げた後で外面側から内部の部品配置や部品形状が検査のために光学的に確認可能な程度に透明なことが必要である。この条件を満たせば有色であっても良い。また、外部から照明光を与えることによって光学的に確認可能な場合を含むものとする。一般的に市場に供給されているポリイミドフィルムを例にとれば一般的な濁度のもので厚さ100μm程度以下であれば本発明の部材として十分に適する。ポリイミドフィルムは耐熱性に優れる点から本発明のフィルム基板用素材として好ましい。

【0027】実施例半導体装置の上述した各部の実際的な寸法を例示する。半導体チップ(1)のサイズは、7×14×0.3mmである。また半導体チップ(1)のチップパッド(1a)上には、径100μm高さ30μmのAuパンプ(2)がボールボンディング法により形成されている。

【0028】チップパッド(1a)および基板パッド(4a)の大きさは90μm四方で、チップパッド(1a)は59ピン分あり、その最小ピッチは120μmである。

【0029】ポリイミドフィルム基板(5)の厚さは50μmのものを用いてある。配線層の主素材は銅(Cu)で、ポリイミドフィルム基板(5)の片面に直接に電解メッキにより形成されたもので、基板と配線層の間には接着剤層は存在せず、従って耐熱性に優れると同時に全体としての厚み方向の剛性も高い。

【0030】銅層(4d)の表面にはニッケル(Ni)メッキ(4e)、さらにその上に金(Au)の仕上げメッキ(4f)が施されている。すなわち、配線層は、Cu/Ni/Auにより三重構造に構成され、各層の厚さはそれぞれ18/2/1 μ mである。配線の最小ライン及び最小スペースは、どちらも30 μ mである。

【0031】このように、実施例の基板パッド(4a)は最外層がAu層になっている。本発明装置では、フリップチップ接続される基板パッド(4a)の最外層を必ずAu層としてチップ(1)のチップパッド(1a)に結合されたAu材の bumps (2) との間を加熱圧着してAu-Au接合が形成されるようにする。従って、基板パッド(4a)は、銅(Cu)に直接に金(Au)メッキ4を施したものであっても良い。

【0032】半導体チップ(1)は、電極としてのアルミニウム(Al)でなるチップパッド(1a)を有している。そして、このチップパッド(1a)とフィルム基板(5)上の基板パッド(4a)の対応するもの同士は、Au bumps (2) を介して、圧着接合されると同時に電気的にも接続される。従って、半導体チップとフィルム基板間の接続はAu-Au接続になっており高い信頼性が得られている。なお、接合強度の値は1ピン当たり約50gfである。

【0033】この半導体装置の外部端子は、フィルム基板(5)のポリイミドフィルム(3)に設けられた貫通孔(3a)の位置に形成されている金属部(BGAパッド(4c))にフィルム基板の裏面側よりはんだボール(7)を形成することにより設けられている。BGAパッド(4c)は68ピンあり、そのサイズは、直径0.35mm、また格子ピッチは0.75mmである。はんだボール(7)にはサイズは直径0.5mmのものが用いてある。はんだボール(7)は図示しないマザーボード等に接続される。

【0034】半導体チップ(1)とフィルム基板(5)の間隙には、例えばエポキシ系樹脂その他の封止樹脂(6)が充填されている。封止樹脂(6)には、チップパッド(1a)-基板パッド(4a)間の接続強度を補強すると同時に半導体チップ(1)の表面を保護する役割がある。封止樹脂(6)を充填した後の半導体チップ(1)とフィルム基板(5)との接続強度は、1ピン当たり300gf以上が確保されている。

【0035】最終的な半導体装置の外形寸法は、チップサイズよりも各辺0.5mm大きな7.5×14.5mmで、その厚さははんだボール部を含めて、0.8mmに留まっている。

【0036】続いて、上記実施例の半導体装置の製造過程について図3～図7を参照して概略を説明する。

【0037】まず図3(a)に示すように、基板パッド(4a)及びBGAパッド(4c)を設けたテープ(フィルム基板(3)となる)を用意し、このテープ(3)の基板パッド(4a)側にプラズマPを照射し基板パッド(4a)のAuメッキ(4f)の表面に付着した有機系不純物を除去する。(4d)はCuメッキ層、(4e)はニッケルメッキ層である。次にA

u bumps (2) を半導体チップ(1)のAlパッド(1a)上に形成する図3(b)。

【0038】次いで図4に示すように半導体チップ(1)を反転しAu bumps (2)とテープ(3)の基板パッド(4a)の位置合わせする。そして、Au bumps (2)と基板パッド(4a)を加熱圧着する(図5参照)。更に、半導体チップ(1)とテープ(3)の間隙に封止樹脂(6)を流し込み加熱硬化させる(図4)。さらにBGAパッド(4c)上にはんだボール(7)を形成し(図5)、チップaのサイドを所定寸法に切断することによりCSP(チップサイズパッケージ)が得られる(図1参照)。

【0039】上記製造方法について更に詳細に説明する。

【0040】図3(a)に示すように、テープ(3)に図示しないプラズマ処理装置によりプラズマPを照射し基板パッド(4c)のAuメッキ(4f)の表面の有機系不純物を取り除く。このときのプラズマ処理の条件は、Arガス流量50ml/分(通常使用範囲10～100ml/分)、真空圧が65mTorr(通常50～500mTorr)、RF Power 400W(通常50～500W)、処理時間は180秒(通常60～300秒)とした。またこのときのAuメッキ(4f)の厚さは1 μ mとした(通常Auメッキ厚は0.03～2 μ m程度)。

【0041】一方、図3(b)に示すように、半導体チップ(1)には、Alパッド(1a)上にAu bumps (2)をボールボンディング法により形成する。Au bumps (2)を形成するのに、ボールボンディング法を採用したがメッキ法その他を用いる方法もある。また半導体チップ(1a)のAlパッド(1a)に代えてCuその他の材料を用いることも可能である。

【0042】次に図4に示すように、Au bumps (2)を形成した半導体チップ(1)を反転してコレット(17)に吸着してステージ(16)上に置かれたプラズマを照射したテープ(3)と互いのパッド同士の位置を合わせる。その後、図5に示すように加圧加熱(18)を行って半導体チップ(1)のAu bumps (2)とテープ(3)のパッド(4a)とを加熱圧着する。

【0043】このときの熱圧着条件は、ステージ(16)の温度70℃、コレット(17)の温度は300℃、加熱加圧時間2.5～7.5秒、加圧力75～125gf/bumpである。プラズマを照射することにより加熱温度を低くし加熱加圧時間を短くすることが可能となっている。

【0044】その後、図6に示すようにテープ(3)と半導体チップ(1)の間隙に封止樹脂(6)を流し込み、加熱して封止樹脂(6)を硬化させる。

【0045】次に、図7に示すように、はんだボール(7)をテープ(3)のBGAパッド(4c)上に形成し、チップサイズより0.5mm大きくダイサーにより切断し、図1の半導体装置が完成する。このときBGAパッド上に形成するはんだボールの材料はPbSnの共晶はんだまた

はその他の材料を使用する。また切断はダイサーを用いたが打ち抜きその他によっても良い。なお切断する大きさは仕上がりチップサイズ以上となればよい。

【0046】この様にして得られた実施例の半導体装置は、高信頼性で、端子ピッチが細かくでき小形であり、また幾つかの製造検査が簡単である。

【0047】実施例におけるプラズマ処理は接合の信頼性を高めるのに有効である。プラズマ処理無しでは、加熱温度を300℃として、圧着時間2.5秒加圧力75gf/パンプの条件下で、半導体チップのAuパンプ(2)とテープの基板パッド(4a)とは圧着しないが、プラズマ処理した場合には同じ条件で十分な接合強度(ダイシエア強度)が得られる。また圧着時間7.5秒、125gf/パンプの条件下で比較すると、プラズマ処理をした場合にプラズマ処理無しの時に比べて2倍以上の接合強度が得られた。このようにプラズマ処理した場合には、しない場合に比較して接合強度が大幅に増加する。

【0048】図2の(a)、(b)は上述した半導体装置を実装面側(基板取付側)からみた場合を拡大して示す平面図(部分)である。図のように、透明な絶縁体フィルム(3)を透して絶縁体フィルムの接続面側の様子が拡大鏡あるいは顕微鏡等の簡単な光学装置を用いることにより目視により確認でき、製品検査の幾つかを簡単に行うことができる。

【0049】すなわち、図2に模式的に図示したように基板パッド(4a)の位置する部位(1箇所のみ符号Qを付してある)を目視するとパンプ(2)と基板パッド(4a)が熱圧着された箇所(接合部;2')が光学的に確認できる。熱圧着時のパンプ(2)と基板パッド(4a)との位置合わせが適正な場合には図2(a)のように接合部(2')が基板パッド(4a)の中央部に位置している。一方、位置合わせ不良の場合には図2(b)に示すように、接合部(2')が基板パッド(4a)の中央より偏心した位置にあることが目視により確認でき不良が簡単に発見できる。

【0050】また、封止樹脂の充填時に気泡が混入した場合も半導体装置を実装面側(基板取付側)から目視することで図2(b)に示すようにボイド(19)が視認でき、簡単に不良品が選別できる。このように透明なフィルム基板を用いたことにより製造検査が極めて簡単に行える。

【0051】次に、本発明の半導体装置の他の実施例を図2に断面図で示す。この実施例では封止樹脂(6)にフィラー(8)を混入させることにより、耐温度サイクル性能を更に向上させた点のみが異なっている。フィラー(8)として金属体を用いれば電磁遮蔽性を向上させるという効果も得られる。その他の半導体装置を構成する部材は前述した実施例と同じで良い。既述したと同様なプラズマ照射を必要に応じて行う。

【0052】本発明は上述実施例により限定されることなく種々の変形が可能である。例えば、封止樹脂につい

ては、先に挙げた特開平8-279571号に開示されているもののよう、必要に応じては充填用と封止用の2種類の樹脂を使い分ける構成にしても良い。同一樹脂を充填用と封止用に使用して封止用のみフィラーを混入させるようにしたり、充填用と封止用にそれぞれ異なったフィラーを混入させた構成としても良い。

【0053】

【発明の効果】本発明の半導体装置は、フィルム基板を使用した上述した如き構造であるため特にファインピッチ化・薄型化が可能である。しかも低コストで製造できる。

【0054】透明な絶縁体フィルムを用いたものでは、製造検査の幾つかを目視により容易に行うことができ低コスト化につながる。特に、ポリイミド等の耐熱性の高いフィルム基板を使用すれば金-金熱圧着工法を用いることができるため高い信頼性を確保することができる。

【図面の簡単な説明】

【図1】本発明の半導体装置の一実施例を示す断面図である。

20 【図2】(a)(b)は、図1の実施例半導体装置の裏面側から見た拡大平面図である。

【図3】(a)(b)は、実施例の半導体装置の製造過程を説明する断面図である。

【図4】実施例の半導体装置の製造過程を説明する断面図である。

【図5】実施例の半導体装置の製造過程を説明する断面図である。

【図6】実施例の半導体装置の製造過程を説明する断面図である。

30 【図7】実施例の半導体装置の製造過程を説明する断面図である。

【図8】本発明の半導体装置の他の実施例を示す断面図である。

【図9】従来の半導体装置の一例を示す断面図である。

【符号の説明】

(1) …半導体チップ

(1a) …チップパッド

(2) …パンプ

(3) …絶縁体フィルム (ポリイミドフィルム)

40 (3a) …貫通孔

(4a) …基板パッド

(4b) …配線部

(4c) …BGAパッド

(4d) …Cuメッキ層

(4e) …Niメッキ層

(4f) …Auメッキ層

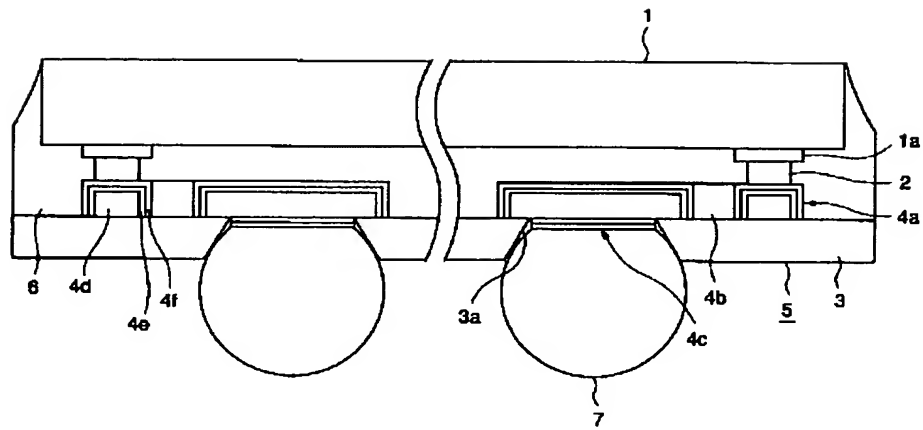
(5) …フィルム基板

(6) …封止樹脂

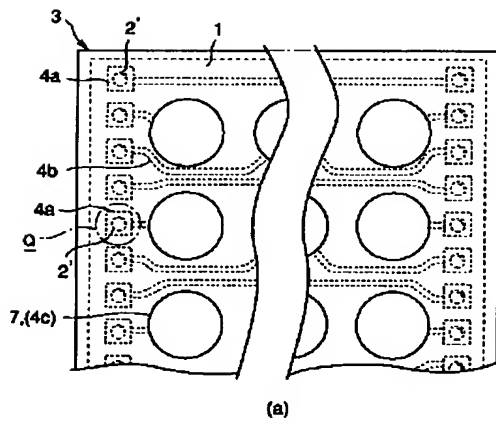
(7) …はんだボール

50 (8) …フィラー

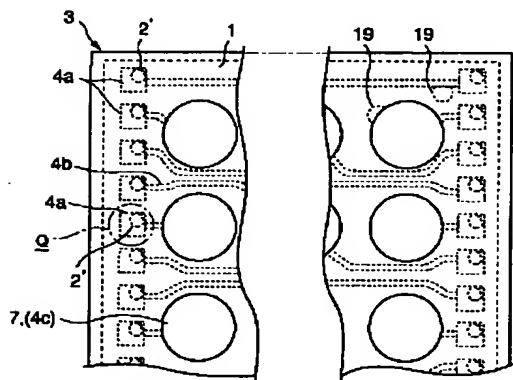
【図1】



【図2】

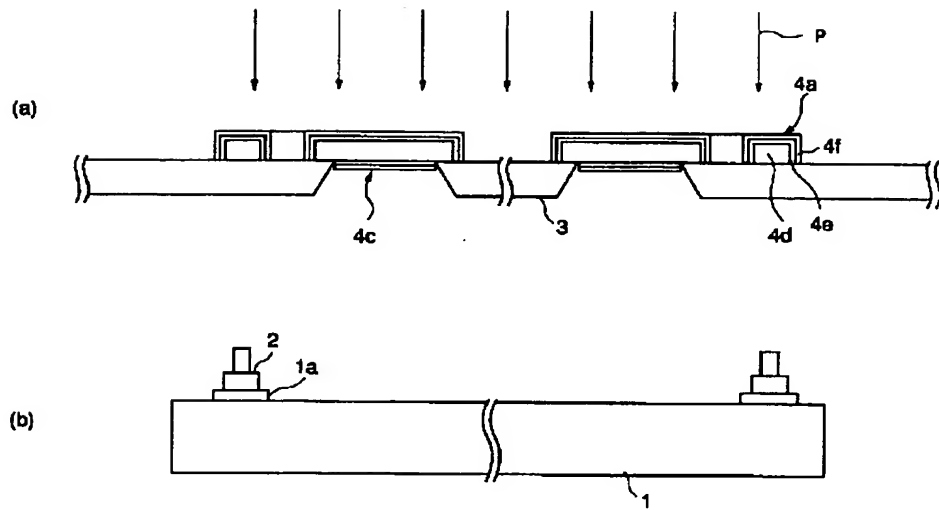


(a)

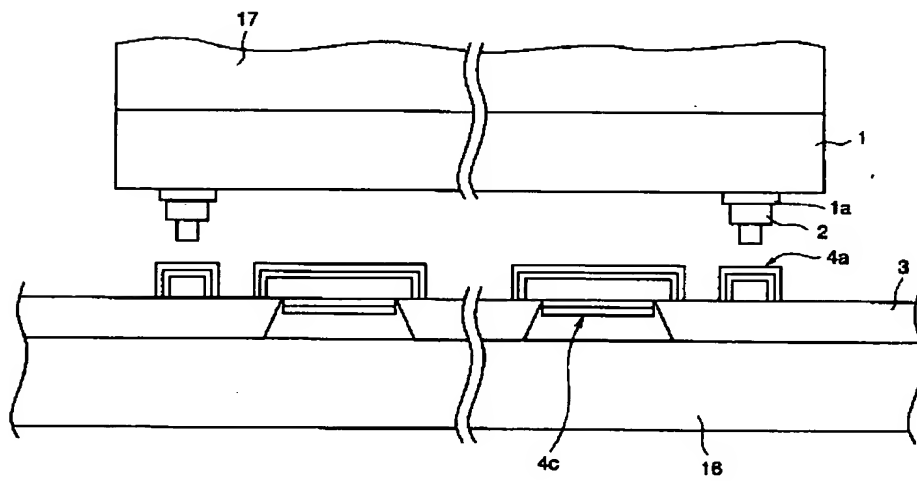


(b)

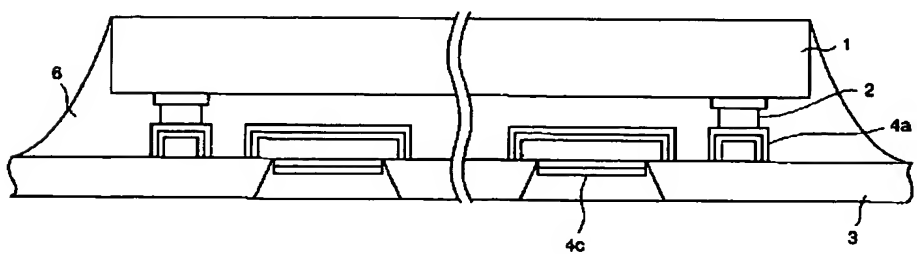
【図 3】



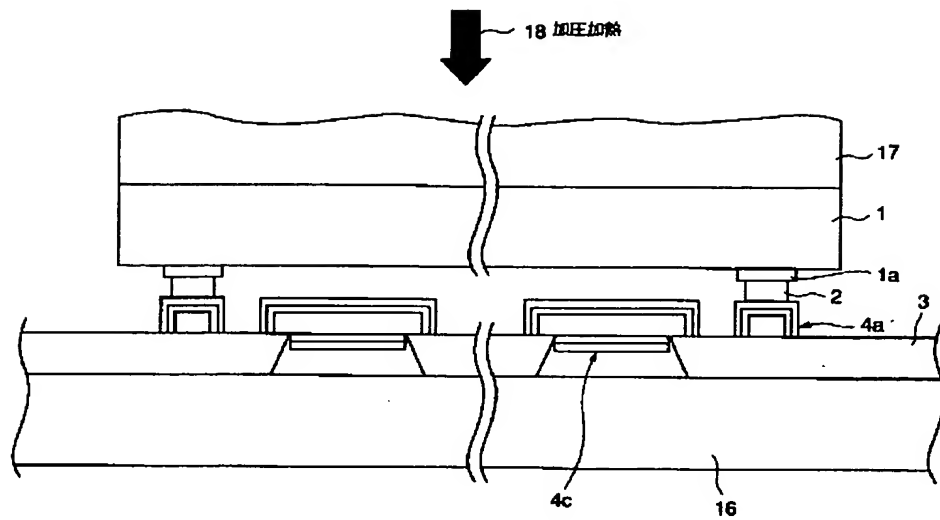
【図 4】



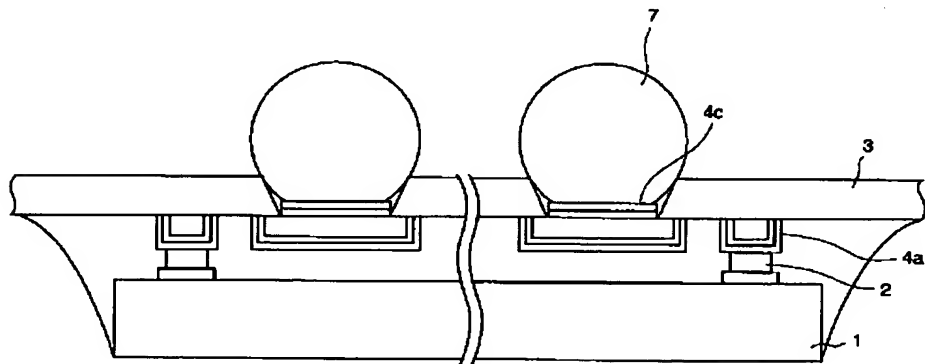
【図 6】



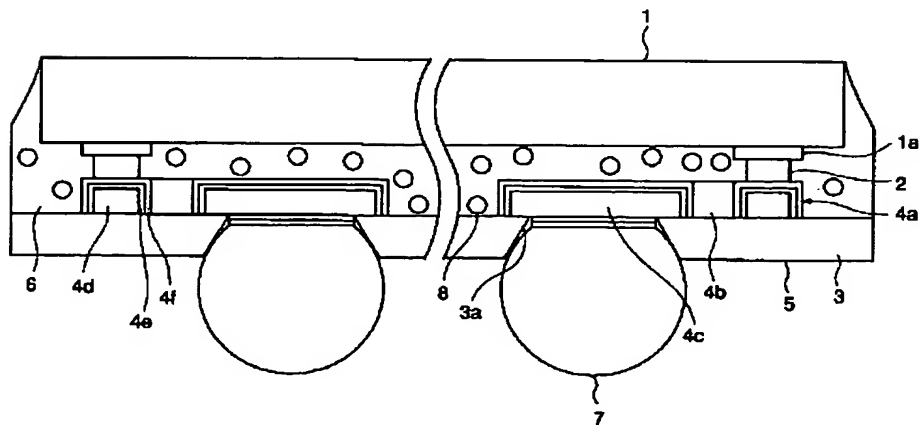
【図 5】



【図 7】



【図 8】



【図 9】

